



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: NAOAKI KOMIYA, ET AL. )  
SERIAL NO.: 09/671,856 ) Group Art Unit:  
FILED: September 27, 2000 ) Examiner:  
FOR: ACTIVE MATRIX TYPE )  
ELECTROLUMINESCENCE DISPLAY )  
DEVICE )

CLAIM FOR PRIORITY

RECEIVED  
DEC 05 2000  
Technology Center 2600

The Assistant Commissioner for  
Patents and Trademarks  
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of the Japanese Patent Application No. Hei 11-277094 filed on September 29, 1999. The enclosed Application is directed to the invention disclosed and claimed in the above-identified application.

Applicants' hereby claim the benefit of the filing date of September 29, 1999 of the Japanese Patent Application No. Hei 11-277094, under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

I HEREBY CERTIFY THAT THIS CORRESPONDENCE  
IS BEING DEPOSITED WITH THE UNITED STATES  
POSTAL SERVICE AS FIRST CLASS MAIL IN AN  
ENVELOPE ADDRESSED TO:  
ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

ON November 16, 2000  
DATE OF DEPOSIT  
Jennifer Matson  
(TYPED OR PRINTED NAME OF PERSON MAILING PAPER OR FEE)  
Jenny Amerson 11/16/00  
SIGNATURE DATE

Respectfully submitted,

NAOAKI KOMIYA, ET AL.

CANTOR COLBURN LLP  
Applicants' Attorneys

By:

Juan C. Villar

Juan C. Villar  
Registration No. 34,271  
Customer No. 23413

Date: November 16, 2000



Translation of Priority Certificate

PATENT OFFICE  
JAPANESE GOVERNMENT

RECEIVED  
DEC 05 2000  
Technology Center 2600

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: September 29, 1999

Application Number: Patent Application  
No. Hei 11-277094

Applicant(s): SANYO ELECTRIC CO., LTD.

September 18, 2000

Commissioner, Kozo OIKAWA  
Patent Office

Priority Certificate No. 2000-3074884



日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日  
Date of Application:

1999年 9月29日

出願番号  
Application Number:

平成11年特許願第277094号

出願人  
Applicant(s):

三洋電機株式会社

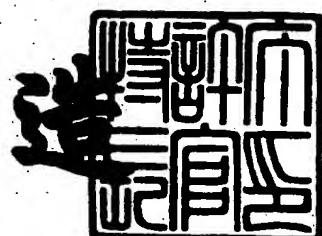
RECEIVED  
DEC 05 2000  
Technology Center 2600

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 9月18日

特許庁長官  
Commissioner,  
Patent Office

及川耕三



出証番号 出証特2000-3074884

【書類名】 特許願  
【整理番号】 KHB0991074  
【提出日】 平成11年 9月29日  
【あて先】 特許庁長官殿  
【国際特許分類】 H05B 33/26  
【発明者】  
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
【氏名】 古宮 直明  
【発明者】  
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
【氏名】 奥山 正博  
【特許出願人】  
【識別番号】 000001889  
【氏名又は名称】 三洋電機株式会社  
【代表者】 近藤 定男  
【代理人】  
【識別番号】 100109368  
【弁理士】  
【氏名又は名称】 稲村 悅男  
【連絡先】 03-3837-7751 法務・知的財産部 東京事務所  
【選任した代理人】  
【識別番号】 100111383  
【弁理士】  
【氏名又は名称】 芝野 正雅  
【手数料の表示】  
【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904451

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 アクティブマトリックス型EL表示装置

【特許請求の範囲】

【請求項1】 行及び列にマトリックス配置された複数の表示画素を有し、前記各々の表示画素は、EL素子と、表示信号に応じた電圧を保持する保持容量を含み、

各行毎に延在され前記表示画素の保持容量が共通接続された複数の保持容量線とを備え、前記保持容量線の両端から一定電圧を供給するようにしたことを特徴とするアクティブマトリックス型EL表示装置。

【請求項2】 行及び列にマトリックス配置された複数の表示画素を有し、前記各々の表示画素は、EL素子と、ドレインに表示信号が印加され選択信号に応じてオンオフする第1の薄膜トランジスタと、一端が第1の薄膜トランジスタのソースに接続され前記表示信号に応じた電圧を保持する保持容量と、前記表示信号に基づいて前記EL素子を駆動する第2の薄膜トランジスタと、を含み、

各行毎に延在され前記表示画素の保持容量の他端が共通接続された複数の第1の保持容量線と、前記複数の第1の保持容量線の両端を相互に接続する第2の保持容量線とを備え、前記第2の保持容量線に一定電圧を供給するようにしたことを特徴とするアクティブマトリックス型EL表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、エレクトロルミネッセンス素子（以下、EL素子）及び薄膜トランジスタを含む表示画素をマトリックス状に配置したアクティブマトリックス型EL表示装置に関するものであり、特に、各表示画素に共通に接続される保持容量線の電圧降下を防止することにより、各表示画素を安定した輝度で発光させる技術に関する。

【0002】

【従来の技術】

EL素子は、自発光素子であるため液晶表示装置で必要なバックライトを必要

とせず、視野角にも制限がない等の多くの利点があることから、次世代の表示装置への応用が期待されている。

#### 【0003】

EL素子の駆動方式としては、単純マトリックス型（パッシブ型とも呼ばれる）と、薄膜トランジスタをスイッチング素子として用いたアクティブマトリックス型がある。アクティブマトリックス型は、単純マトリックス型のようにカラム電極とロー電極間のクロストークがなく、しかも、EL素子は低電流密度で駆動され、高発光効率が期待される。

#### 【0004】

図3は、アクティブマトリックス型EL表示装置の概略を示す回路図である。図において、表示画素GS1, GS2, GS3…が一行に配列されている。1つの表示画素GS1は、有機EL素子11と、ドレインに表示信号Data1が印加され、選択信号scanに応じてオンオフするスイッチング素子としての第1の薄膜トランジスタ12（Nチャネル型トランジスタ）と、この第1の薄膜トランジスタ12のオン時に供給される表示信号Data1によって充電され、オフ時に保持電圧Vhを保持する保持容量13と、ドレイン駆動電源電圧Vddに接続され、ソースが有機EL素子11の陽極に接続されると共にゲートに保持容量12からの保持電圧Vhが供給されることにより有機ELを駆動する第2の薄膜トランジスタ14（Pチャネル型トランジスタ）とによって構成されている。

#### 【0005】

他の表示画素GS2, GS3…についても同様の構成である。なお、表示画素は列方向にも配列されているが図面では簡単のため省略されている。15は、選択信号scanを供給するために、各表示画素GS1, GS2, GS3に共通接続されたゲート信号線である。16は、このゲート信号線に選択信号scanを供給するゲート駆動回路である。17は、各表示画素の保持容量12が共通接続される保持容量線である。

#### 【0006】

ここで、選択信号scanは、選択された1水平走査期間（1H）中、Hレベルになり、この信号に基づいて第1の薄膜トランジスタ12がオンする。すると、表示信号Data1が保持容量13の一端に供給され、表示信号Data1に応じた電圧Vhが

保持容量13に充電される。この電圧Vhは、選択信号scanがLレベルになって第1の薄膜トランジスタ12がオフしても、1垂直走査期間(1V)の期間、保持容量13に保持される。そして、この電圧が第2の薄膜トランジスタ14のゲートに供給されているので、電圧Vhに応じて第2の薄膜トランジスタ14が導通し、有機EL素子が発光する。

## 【0007】

## 【発明が解決しようとする課題】

ところで、上記の保持容量線17は、耐熱性や加工性を考慮してガラス基板上に蒸着されたクロムによって形成される。保持容量線17は、各表示画素GS1, GS2, GS3…に共通接続するために表示領域上を延在されるために、抵抗及び浮遊容量を伴う。例えば、画素数 $220 \times 848$ のアクティブマトリックス型EL表示装置においては、1本の保持容量線17の有する抵抗値は約 $320\Omega$ であり、浮遊容量は約 $20\text{pF}$ である。かかる抵抗及び浮遊容量は、画素数の増加に伴って増加する。

## 【0008】

保持容量線17は、表示信号Data1の充電の基準電位となるため常に一定である必要がある。しなしながら、保持容量線17の抵抗値が大きいと、アクティブマトリックス型EL表示装置の駆動時に保持容量線17の電位が不安定になり、表示信号Data1に応じた輝度でEL素子1が発光しないという問題が生じる。すなわち、選択信号scanに基づいて、ゲート信号線15にHレベルの選択信号scan供給し、表示信号Data1が保持容量13の一端に供給される。そうすると、表示信号Data1が保持容量13に印加され、保持容量13は充電される。このとき、保持容量線13の抵抗が大きいと、その電位は変動してしまう。

## 【0009】

そこで、本発明は、各表示画素に共通に接続される保持容量線17の両端から一定電圧を供給することにより、保持容量線17の電位を安定化し、各表示画素が表示信号に応じて的確に発光するようにしたアクティブマトリックス型EL表示装置を提供することを目的としている。

## 【0010】

【課題を解決するための手段】

請求項1に記載の発明に係るアクティブマトリックス型EL表示装置は、行及び列にマトリックス配置された複数の表示画素を有し、前記各々の表示画素は、EL素子と、表示信号に応じた電圧を保持する保持容量を含み、各行毎に延在され前記表示画素の保持容量が共通接続された複数の保持容量線とを備え、前記保持容量線の両端から一定電圧を供給するようにしたことを特徴とする。

【0011】

かかる構成によれば、保持容量線の両端から一定電圧が供給されるため、この保持容量線の電圧降下が防止され、保持容量線の電位が安定化し、各表示画素のEL素子を表示信号に応じて的確に発光させることが可能になる。

【0012】

請求項2に記載の発明に係るアクティブマトリックス型EL表示装置は、行及び列にマトリックス配置された複数の表示画素を有し、前記各々の表示画素は、EL素子と、ドレインに表示信号が印加され選択信号に応じてオンオフする第1の薄膜トランジスタと、一端が第1の薄膜トランジスタのソースに接続され前記表示信号に応じた電圧を保持する保持容量と、前記表示信号に基づいて前記EL素子を駆動する第2の薄膜トランジスタと、を含み、

各行毎に延在され前記表示画素の保持容量の他端が共通接続された複数の第1の保持容量線と、前記複数の第1の保持容量線の両端を相互に接続する第2の保持容量線とを備え、前記第2の保持容量線に一定電圧を供給するようにしたことを特徴としている。

【0013】

かかる構成によれば、第1の保持容量線の両端から第2の保持容量線を介して一定電圧が供給されるため、この保持容量線の電圧降下が防止され、保持容量線の電位が安定化し、各表示画素のEL素子を表示信号に応じて的確に発光させることが可能になる。

【0014】

【発明の実施の形態】

本発明の実施形態に係るアクティブマトリックス型EL表示装置について、図

1乃至図5を参照しながら説明する。

### 【0015】

図1は、アクティブマトリックス型EL表示装置の概略構成を示す回路図である。表示画素GS11,GS12,GS13…は、行及び列に配列されマトリックスを構成している。各表示画素の構成は、有機EL素子1と、ドレインに表示信号Data<sub>j</sub>が印加され、ゲート信号線G L1から供給される選択信号に応じてオンオフする第1の薄膜トランジスタ2と、保持容量3と、表示信号Data<sub>j</sub>に基づいてEL素子1を駆動する第2の薄膜トランジスタ4とから構成されている。

### 【0016】

保持容量3は、その一端が第1の薄膜トランジスタ2のソースに接続されており、そのドレインに印加される表示信号Data<sub>j</sub>に応じた電圧が充電され、保持される。保持容量3の他端は、各行に延在された複数の第1の保持容量線HLA1,H1A2,HLA3…に共通接続される。そして、第1の保持容量線HLA1,H1A2,HLA3…の両端は、第2の保持容量線HLB1,HLB2によって相互に接続される。このようにして保持容量線の網を形成する第2の保持容量線HLB1,HLB2は、表示領域の一方の側に引き出され、相互に接続されると共に、一定電圧Vscが印加される。第1及び第2の保持容量線は、ガラス基板上に蒸着されたクロムによって形成され、高抵抗であるが、第1の保持容量線HLA1,H1A2,HLA3…の両端から第2の保持容量線HLB1,HLB2を介して一定電圧Vscを印加しているので、保持容量線全体として低い配線抵抗が得られ、電圧降下が防止されるのである。

### 【0017】

ここで、図1は、フルカラーEL表示装置を示しており、赤(R)、緑(G)、青(B)の各色に発光する有機EL素子を有する3種類の表示画素を交互に配列している。すなわち、赤色発光する有機EL素子を有する表示画素GS11,GS21,GS31…には、共通駆動電圧電源RPVddが供給され、緑色発光するEL素子を有する表示画素GS12,GS22,GS32…には、共通駆動電圧電源GPVddが供給され、青色発光するEL素子を有する表示画素GS13,GS23,GS33…には、共通駆動電圧電源BPVdが供給されている。モノカラーEL表示装置については、1種類の表示画素を行及び列に配置することによって構成することができる。

## 【0018】

第1列に配列された表示画素GS11, GS21, GS31には表示信号Data1が印加され、第2列に配列された表示画素GS12, GS22, GS32には表示信号Data2が印加され、第3列に配列された表示画素GS13, GS23, GS33には表示信号Data3が印加されている。

第4列以降も同様である

また、第1行に配列された表示画素GS11, GS12, GS13…には、共通のゲート信号線GL1が接続され、第2行に配列された表示画素GS2, GS22, GS23…には、共通のゲート信号線GL2が接続され、第3行に配列された表示画素GS31, GS32, GS33…には、共通のゲート信号線GL3が接続されている。第4行以降も同様である。

## 【0019】

図2は、ゲート駆動回路5, 6の構成を具体的に示す回路図である。外部から供給される基準クロックCVKをおよそ1水平走査期間(1H)ずつ順次シフトするシフトレジスタSR1～SR220がシリアルに接続され、各シフトレジスタの出力である選択信号scanはバッファ7を介して、各ゲート信号線GL1～GL220に伝達される。

## 【0020】

すなわち、選択信号scanは、1水平走査期間(1H)のパルス幅を有し、各シフトレジスタSR1～SR22によってシフトされ、順次各ゲート信号線GL1～GL220に出力される。本実施形態に係るアクティブマトリックス型EL表示装置では画素数 $220 \times 848$ である。そこで、220個のシフトレジスタを備えているが、画素数に応じて、シフトレジスタ及びバッファの数は適宜、増減することができる。

## 【0021】

上記のアクティブマトリックス型EL表示装置の駆動方法を簡単に説明すると、選択信号scanによってゲート信号線GL1が選択されると、第1行の表示画素GS11, GS21, GS31…が選択される。このとき、ゲート信号線GL1は、Hレベルに立ち上がる。

## 【0022】

そして、この1水平走査期間(1H)に、各データ線GL1, GL2, GL3…から表示信号Data1, Data2, Data3…が各表示画素GS11, GS21, GS31…に点順次に供給される。ここで、表示信号Data1, Data2, Data3…は、図示しないサンプリング回路によって保持された後、各表示信号端子ごとに設けられたト拉斯ファーゲートを介して信号出力のタイミングが制御されている。そして、本実施形態によれば、第1の保持容量線HLA1, H1A2, HLA3の電位が安定しているので、各表示画素GS11, GS21, GS31…において、表示信号Data1, Data2, Data3…に応じて保持容量3に充電が行われ、各EL素子1は正しい輝度で発光する。同様にして、次の選択信号scanによってゲート信号線GL2が選択され、以下は同様の動作が1垂直走査期間(1V)繰り返される。

## 【0023】

## 【発明の効果】

以上説明したように、本発明によれば、保持容量線の両端から一定電圧を供給しているので、1本の保持容量線の有する抵抗値が半減する。これにより、保持容量線の電位が安定化し、各表示画素のEL素子を表示信号に応じて的確に発光させることが可能になる。

## 【図面の簡単な説明】

【図1】本発明の実施形態に係るアクティブ型EL表示装置を示す図である

【図2】本発明の実施形態に係るゲート駆動回路を示す回路図である。

【図3】従来例に係るアクティブ型EL表示装置を示す図である

## 【符号の説明】

- |   |             |
|---|-------------|
| 1 | 有機EL素子      |
| 2 | 第1の薄膜トランジスタ |
| 3 | 保持容量        |
| 4 | 第2の薄膜トランジスタ |
| 5 | ゲート駆動回路     |

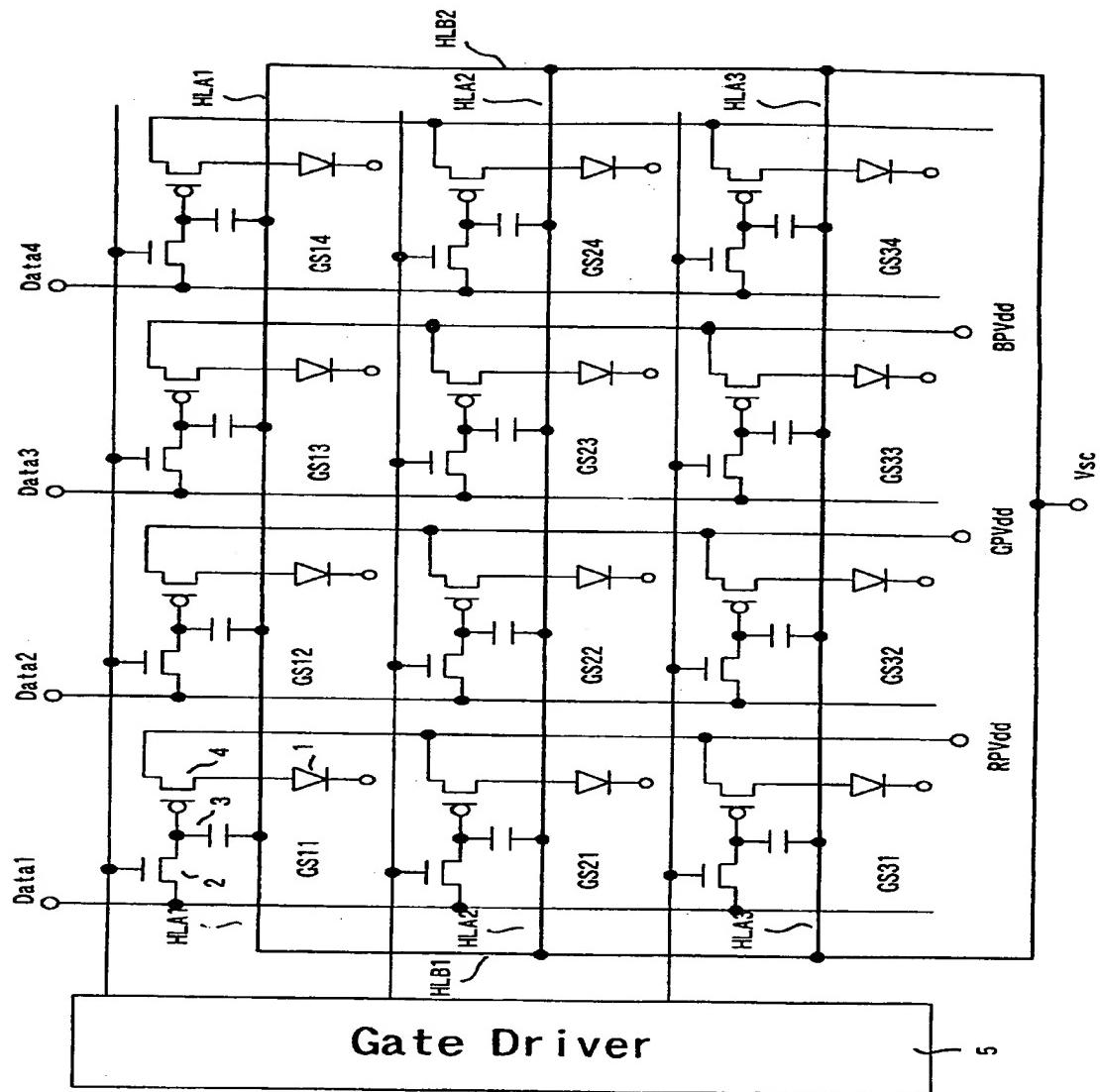
特平11-277094

HLA1, HLA2, HLA3 第1の保持容量線

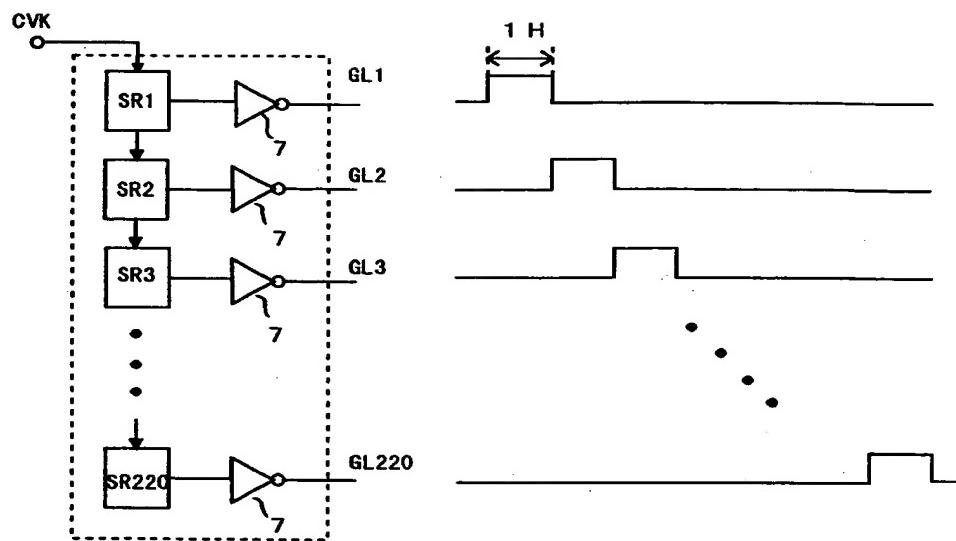
HLB1, HLB2 第2の保持容量線

【書類名】 図面

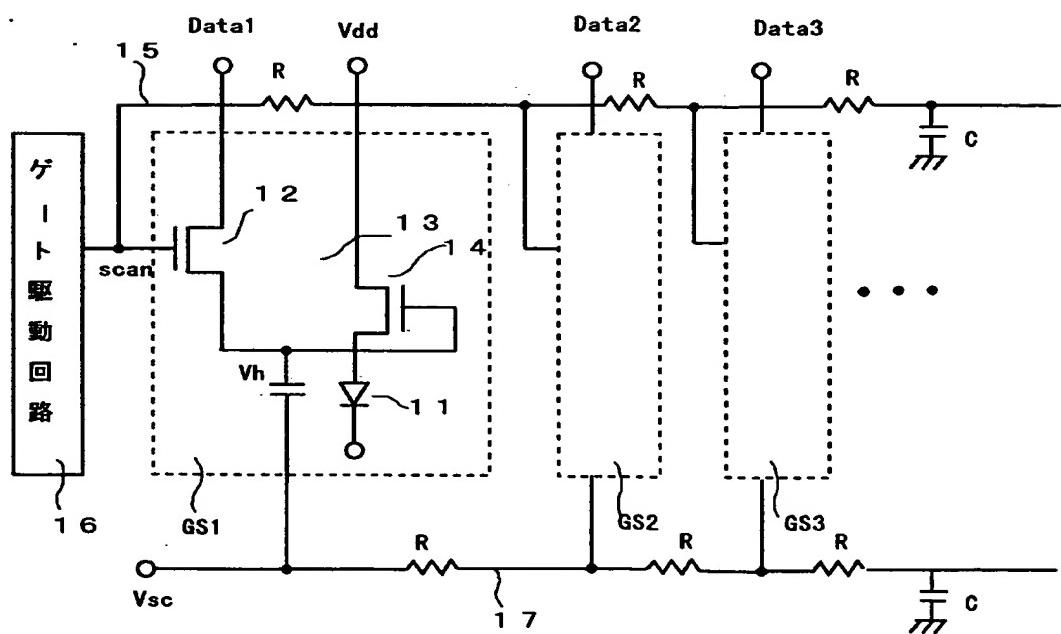
【図 1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 各表示画素が安定した輝度で発光するようにしたアクティブマトリックス型EL表示装置を提供する。

【解決手段】 行及び列にマトリックス配置された複数の表示画素GS11, GS12, GS13…を有し、各々の表示画素は、EL素子1と、ドレインに表示信号が印加され選択信号に応じてオンオフする第1の薄膜トランジスタ2と、一端が第1の薄膜トランジスタのソースに接続され表示信号に応じた電圧を保持する保持容量3と、表示信号に基づいてEL素子1を駆動する第2の薄膜トランジスタ4と、を含み

各行毎に延在され表示画素の保持容量3の他端が共通接続された複数の第1の保持容量線HLA1, HLA2, HLA3…と、複数の第1の保持容量線HLA1, HLA2, HLA3…の両端を相互に接続する第2の保持容量線HLB1, HLB2…とを備え、第2の保持容量線に一定電圧を供給するようにした。

【選択図】 図1

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号  
氏 名 三洋電機株式会社